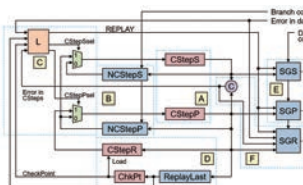


処理の特徴を活かして 性能を発揮する LSI を素早く設計

LSI（大規模集積回路）は、1mm 角から 10mm 角程度の半導体結晶片にナノスケールの回路素子（トランジスタ）を組合せたデジタル回路を作りこんだものであり、素子数は規模の大きなものでは 1 億個を超えるものもあります。様々な情報通信機器や家電、自動車などに組み込まれて信号処理や画像処理、数値計算、制御、記憶を担っています。小型で低消費電力の LSI は、IoT 実現にも不可欠な技術です。LSI は多数の素子を活用した並列処理によって処理性能を高めます。LSI に実行させたい処理の特徴を見極め、高速かつ低消費電力で LSI が実行できる処理方式を考案し、LSI が最高性能を発揮する優れた設計を提案しています。また、より早く所望の LSI を入手するため、LSI 設計を自動化します。処理中に含まれる多数の演算の並列性を考慮して実行順序や割り当ての組み合わせをコンピュータで探索し、面積、速度、消費電力などが最良の LSI を短時間で自動設計する手法を開発しています。

LSI 制御回路の誤りを訂正する
二重冗長化回路構成



実時間 SIFT 特徴点検出
LSI の動作検証



産業界へのアピールポイント

- LSI 実装したい処理の特徴分析と、特徴を活かした高性能 LSI の設計
- 静止画、動画処理、深層推論の LSI 実装向け並列高速化
- 複数の LSI 実装選択肢を計算機により高速自動探索
- 焼きなまし法と整数計画法を組み合わせた汎用性のある演算スケジューリング探索による LSI 設計自動化

実用例・応用事例・活用例

- LSI 内データ通信の消費電力を最小化する設計自動化手法の開発
- データ通信を削減して処理高速化を図る LSI 向けアーキテクチャに基づく LSI 設計
- 誤り訂正符号化 / 復号処理を高速化するプロセッサ・アクセラレータの開発
- LSI 内演算処理を制御する回路の誤りを検出・訂正する二重冗長化回路構成
- LSI 向け SIFT 画像特徴点検出方式の考案及び LSI 実装



伊藤 和人（イトウ カズヒト） 教授
大学院理工学研究科 数理電子情報部門 電気電子物理領域

【最近の研究テーマ】

- LSI に適したレジスタ・ブリッジ型並列アーキテクチャ向け設計自動化手法の開発
- 冗長化による高信頼 LSI の回路方式考案及び設計自動化手法の開発
- 静的消費電力削減と遅延時間増加抑制を両立する LSI 設計
- イジングモデルアニーリングを高速高効率で実行する LSI の設計
- 機械学習における推論を高速高効率で実行する LSI の設計